PATENT ABSTRACTS OF JAPAN

(11)Publication number:

08-142884

(43)Date of publication of application : 04.06.1996

(51)Int.CI.

B62D 5/04 B62D 6/00 // B62D101:00 B62D119:00

(21)Application number: 06-305690

(71)Applicant: NIPPON SEIKO KK

(22)Date of filing:

16.11.1994

(72)Inventor: ENDO SHUJI

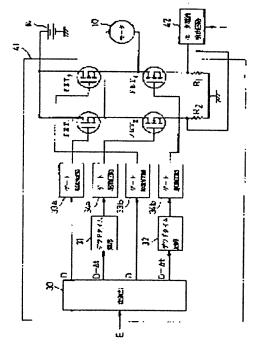
KANO HIROYUKI KOIWAI HISAYOSHI KAWADA HIDEAKI

(54) CONTROL DEVICE FOR MOTOR-DRIVEN POWER STEFRING

(57)Abstract:

PURPOSE: To provide a motor control circuit using an H-bridge that can apply maximum voltage, corresponding to a duty ratio D corresponding to the current control value, to a motor in a control device for a motor-driven power steering.

CONSTITUTION: A converting part 30 converts the current control value into a PWM signal and a current direction signal and outputs the driving signal of the FET1-FET4 of an H-bridge. A PWM signal with a duty ratio D is outputted to the FET1 (FET2), and a PWM signal with a duty ratio (D- Δ t) with dead time Δ t subtracted is outputted to the FET3 (FET4). With the rise of the PWM signal with the ratio D, a signal H is outputted to the FET1, and a signal L formed by delaying the PWM signal with the ratio (D- Δ t) by Δ t is outputted to the FET3. With the fall of the PWM signal with the ratio (D- Δ t), the signal H is outputted to the FET3, and with the fall of the PWM signal with the ratio D, the signal L is outputted to the FET1 so as to voltage,



corresponding to the PWM signal not including dead time, to a motor.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-142884

最終頁に続く

(43)公開日 平成8年(1996)6月4日

(51) Int.Cl. ⁶		識別記号	庁内整理番号	FI	技術表示箇所
B 6 2 D	5/04				
	6/00				
# B62D	101:00				
	119: 00				

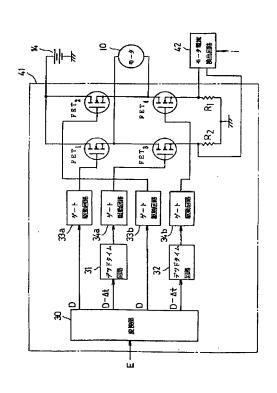
審査請求 未請求 請求項の数1 FD (全 11 頁)

		THE STATE OF THE S
(21)出願番号	特願平6-305690	(71) 出願人 000004204
for all attended to		日本精工株式会社
(22)出願日	平成6年(1994)11月16日	東京都品川区大崎1丁目6番3号
		(72)発明者 遠藤 修司
		群馬県前橋市鳥羽町78番地 日本精工株式
		会社内
		(72)発明者 狩野 広之
		群馬県前橋市鳥羽町78番地 日本精工株式
		会社内
		(72)発明者 小岩井 久賀
		群馬県前橋市鳥羽町78番地 日本精工株式
		会社内
		(74)代理人 弁理士 貞重 和生

(54) 【発明の名称】 電動パワーステアリング装置の制御装置

(57)【要約】

【目的】 電動パワーステアリング装置の制御装置において、電流制御値に対応したデユーテイ比Dに対応する最大の電圧をモータに印加することができるHブリツジを使用したモータ制御回路を提供する。



10

【特許請求の範囲】

【請求項1】 少なくともステアリングシヤフトに発生する操舵トルク信号に基づいて演算された電流指令値と検出されたモータ電流値から演算した電流制御値に基づいて、ステアリング機構に操舵補助力を与えるモータの出力を制御する電動パワーステアリング装置の制御装置において

Hブリツジ型に接続された第1及び第2の2つのアーム にそれぞれ第1及び第2の2個のスイツチング素子を配置したモータ制御回路と、

前記電流制御値をパルス幅変調方式で制御した制御信号により前記モータ制御回路の第1のアームの第1のスイツチング素子を制御してモータ印加電圧を変化させると共に、前記電流制御値の符号により前記モータ制御回路の第2のアームの第2のスイツチング素子を制御してモータ電流の方向を制御する制御手段を備え、

前記制御手段は、第1のアームの第1のスイツチング素子を前記制御信号のパルスに一致させて駆動し、第1のアームの第2のスイツチング素子を前記制御信号のパルスより時間遅れのある狭いパルス幅のパルスにより駆動 20することを特徴とする電動パワーステアリング装置の制御装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】この発明は、電動パワーステアリング装置の制御装置に関する。

[0002]

【従来の技術】車両用の電動パワーステアリング装置は、操向ハンドルの操作によりステアリングシヤフトに発生する操舵トルクと車速を検出し、その検出信号に基 30づいてモータを駆動して操向ハンドルの操舵力を補助するものである。このような電動式パワーステアリング装置では、操舵性能を向上させるため、操舵補助力の決定にはステアリングシヤフトに発生する操舵トルクや車速ばかりでなく、モータ角速度、モータ角加速度などの情報も使用される。

【0003】従来の電動パワーステアリング装置のモータの駆動制御回路は、操舵トルクと車速などに基づいて演算された制御目標値である電流指令値と、実際のモータ電流値との差に対応した電流制御値を求め、この電流 40制御値に応じたパルス幅のパルス幅変調信号(以下PWM信号という)でFETスイツチング素子を制御するもので、以下説明するサイン/マグニチュード方式のモータ制御回路が一般的に利用されており、モータ角速度、モータ角加速度などの推定を行うに適した回路とされている。

【0004】サイン/マグニチユード方式のモータ制御 回路は、図7に示すように、Hブリツジ型に接続された 第1のアームに2個のFETスイツチング素子と第2の アームに2個のFETスイツチング素子を配置し、第1 50

のアームの第1のスイツチング素子を前記したPWM信 号のデユーテイ比(FETのゲートをON/OFFする 時間比)に基づいて制御してモータ印加電圧を変化さ せ、第2のアームの第2のスイツチング素子を電流制御 値の符号により制御してモータ電流の方向を決定する。 【0005】即ち、図7の(a)及び(b)に示すモー タ制御回路は、Hブリツジの左アームにFET1とFE T3 を配置し、右アームにFET2 とFET4 を配置 し、左右のアームの中間点にモータMを接続する。今、 モータMを正方向に回転させるときは、図7 (a) に示 すように、電流制御値の符号によりFET2 をOFF、 FET4 をONとし、PWM信号のデユーテイ比により FET1を所定時間ONとすると、バツテリBの正極と モータMの図7(a)で左側端子が導通し、電流は矢印 a方向に流れ、モータMは正方向に回転する。モータを 負方向に回転させるときは、図7 (b) に示すように、 電流制御値の符号によりFET1をOFF、FET3を ONとし、PWM信号のデユーテイ比によりFET2を 所定時間ONとすると、バツテリBの正極とモータMの 図7(b)で右側端子が導通し、電流は矢印b方向に流 れ、モータMは負方向に回転する。

[0006]

【発明が解決しようとする課題】しかしながら、このようなHブリツジを使用したモータ制御回路では、PWM信号のデユーテイ比に基づいて信号がHからLに切換えられる時点、或いはしからHに切換えられる時点において、Hブリツジの2つのアームが同時に導通して、例えば図7(a)に示すように矢印a方向の電流と、モータに生ずる逆起電力による矢印bb方向の電流が同時に流れ、短絡するという不都合がある。このため、アームの短絡を防止するようにPWM信号の切換え時点にデツドタイムを設けることが提案されている。

【0007】即ち、図7(a)に示すように、モータM を正方向に回転させるため、各FETのON、OFFが 設定されたときは、図8に示すように、FET1 に対し てはPWM信号の立上がりエツジに対してデツドタイム Δ t だけ遅れた時点で駆動信号Hを出力し、PWM信号 の立下がりエツジで駆動信号Lを出力する。また、FE T3 に対してはPWM信号の立上がりエツジで駆動信号 Lを出力し、PWM信号の立下がりエッジに対してデッ ドタイムΔ t だけ遅れた時点で駆動信号Hを出力する。 【0008】今、図8に示すようにPWM信号がL、F ET1の駆動信号がLで、FET3の駆動信号がHの状 態において、PWM信号がHとなると、PWM信号の立 上がりエツジによりまず FET3 の駆動信号がLとな り、矢印bb方向の電流が流れなくなる。この後、デツ ドタイムΔ t だけ遅れた時点で F E T 1 に対して駆動信 号Hが出力され、矢印a方向の電流が流れるようにな

) 【0009】次に、PWM信号の立下がりエツジでは、

FET1の駆動信号はLとなり、矢印a方向の電流が流 れなくなり、この後、デツドタイムΔtだけ遅れた時点 でFET3 に対して駆動信号Hが出力される。これによ り、Hブリツジの2つのアームが同時に導通して矢印 a 方向の電流と矢印bb方向の電流が同時に流れ、短絡す るという不都合を回避することができる。

【0010】なお、モータMを負方向に回転させるとき は、FET1をOFF、FET3をONとし、FET2 及びFET4 を前記FET1、FET3 と同様に駆動す るが、その動作は前記と同様であるから、ここでは説明 10 を省く。

【0011】上記したように、デツドタイムを設けるこ とでアームの短絡を防止することはできる。しかし上記 したようにデツドタイムを設けた場合は、それだけ FE T1(FET2)を駆動する時間幅が減少し、実際にモ -タに印加される電圧が減少する。

【0012】デユーテイ比が100%に達していない場 合、電流フイードバツク制御によりこの電圧の減少によ る影響は補正される。即ち、電流指令値と実際にモータ に流れる電流値が一致するように電流フイードバツク制 20 御器によりデユーテイ比が再定義されるからである。し かしながら、デユーテイ比が100%に達した時は、そ れ以上デユーテイ比の補正はできないため、実際にモー タに印加される電圧の最大値は減少する。

【0013】モータに印加される電圧の最大値Vmax は、以下の式で表わされる。

【0014】Vmax = (PWM信号の周期-△t)・V MT / PWM信号の周期

ここで、Δtはデツドタイム、Vm はバツテリ電圧を

【0015】即ち、操舵トルクや車速に基づいて操舵補 助力に応じたPWM信号を演算し、演算したPWM信号 に基づいて上記モータ制御回路を駆動しようとしても、 PWM信号で規定する時間に対応する電圧よりも少ない 電圧しかモータに印加できないという結果となる。

【0016】デツドタイムによるモータ印加電圧の最大 値の減少を補うためには、PWM信号の立上がり、立下 がりに要する時間幅を小さくすること、即ちPWM信号 の立上がりエツジ、立下がりエツジを鋭くすることが考 えられる。しかし、このようにするとラジオノイズが発 40 生して自動車ラジオに雑音が混入してしまう。ラジオノ イズの発生を抑えるためには、PWM信号の周期の1/ 10程度のデツドタイムを設定することが必要となり、 十分にモータ印加電圧の減少を補うことができない。

【0017】このほか、デツドタイムによるモータ印加 電圧の最大値の減少を補うためには、モータの端子間抵 抗Rを小さく設定することが考えられる。しかし、モー タの端子間抵抗Rを小さくすることはモータを大形化す ることを意味し、結果としてモータの慣性の増加につな ではない。この発明は上記課題を解決することを目的と

[0018]

【課題を解決するための手段】この発明は上記課題を解 決するもので、少なくともステアリングシャフトに発生 する操舵トルク信号に基づいて演算された電流指令値と 検出されたモータ電流値から演算した電流制御値に基づ いて、ステアリング機構に操舵補助力を与えるモータの 出力を制御する電動パワーステアリング装置の制御装置 において、Hブリッジ型に接続された第1及び第2の2 つのアームにそれぞれ第1及び第2の2個のスイツチン グ素子を配置したモータ制御回路と、前記電流制御値を パルス幅変調方式で制御した制御信号により前記モータ 制御回路の第1のアームの第1のスイツチング素子を制 御してモータ印加電圧を変化させると共に、前記電流制 御値の符号により前記モータ制御回路の第2のアームの 第2のスイツチング素子を制御してモータ電流の方向を 制御する制御手段を備え、前記制御手段は、第1のアー ムの第1のスイツチング素子を前記制御信号のパルスに 一致させて駆動し、第1のアームの第2のスイツチング 素子を前記制御信号のパルスより時間遅れのある狭いパ ルス幅のパルスにより駆動することを特徴とする。

[0019]

【作用】電流制御値をパルス幅変調方式で制御した制御 信号により制御される第1のアームの第1のスイツチン グ素子は制御信号のパルスに一致させて駆動され、第1 のアームの第2のスイツチング素子は制御信号のパルス より時間遅れのある狭いパルス幅のパルスにより駆動さ れるから、電流制御値に対応した電圧をモータに印加す ることができ、且つ、Hブリツジの2つのアームが同時 に導通して短絡することがない。

[0020]

30

【実施例】以下、この発明の実施例について説明する。 図1は、この発明を実施するに適した電動パワーステア リング装置の構成の概略を説明する図で、操向ハンドル 1の軸2は減速ギア4、ユニバーサルジョイント5a、 5 b、ピニオンラツク機構7を経て操向車輪のタイロツ ド8に結合されている。軸2には操向ハンドル1の操舵 トルクを検出するトルクセンサ3が設けられており、ま た、操舵力を補助するモータ10がクラツチ9、減速ギ ア4を介して軸2に結合している。

【0021】パワーステアリング装置を制御する電子制 御回路13は、バツテリ14からイグニツションキー1 1を経て電力が供給される。電子制御回路13は、トル クセンサ3で検出された操舵トルクと車速センサ12で 検出された車速に基づいて電流指令演算を行い、演算さ れた電流指令値に基づいてモータ10に供給する電流を 制御する。

【0022】クラツチ9は電子制御回路13により制御 がり、電動パワーステアリング装置として好ましいこと 50 される。クラツチ9は通常の動作状態では結合してお

り、電子制御回路13によりパワーステアリング装置の 故障と判断された時、及び電源がOFFとなつている時 に切離される。

【0023】図2は、電子制御回路13のブロツク図で ある。この実施例では電子制御回路 1 3 は主として C P Uから構成されるが、ここではそのCPU内部において プログラムで実行される機能を示してある。例えば、位 相補償器21は独立したハードウエアとしての位相補償 器21を示すものではなく、CPUで実行される位相補 償機能を示す。なお、電子制御回路 1 3 を C P U で構成 10 せず、これらの機能要素をそれぞれ独立したハードウエ ア(電子回路)で構成できることは言うまでもない。

【0024】以下、電子制御回路13の機能と動作を説 明する。トルクセンサ3から入力された操舵トルク信号 は、位相補償器21で操舵系の安定を高めるために位相 補償され、電流指令演算器22に入力される。また、車 速センサ12で検出された車速も電流指令演算器22に 入力される。

【0025】電流指令演算器22は、入力されたトルク 信号と車速信号に基づいて所定の演算式によりモータ1 0に供給する電流の制御目標値である電流指令値 I を決

【0026】比較器23、微分補償器24、比例演算器 25、積分演算器26及び加算器27から構成される回 路は、実際のモータ電流値iが電流指令値Iに一致する ようにフイードバツク制御を行う回路である。

【0027】比例演算器25では、電流指令値1と実際 のモータ電流値 i との差に比例した比例値が出力され る。さらに比例演算器25の出力信号はフイードバック 系の特性を改善するため積分演算器26において積分さ 30 れ、差の積分値の比例値が出力される。

【0028】微分補償器24では、電流指令演算器22 で演算された電流指令値Ⅰに対する実際にモータに流れ るモータ電流値 i の応答速度を高めるため、電流指令値 Iの微分値が出力される。

【0029】微分補償器24から出力された電流指令値 Iの微分値、比例演算器25から出力された電流指令値 と実際のモータ電流値 i との差に比例した比例値及び積 分演算器26から出力された積分値は加算器27におい て加算演算され、演算結果である電流制御値Eがモータ 40 駆動信号としてモータ駆動回路41に出力される。

【0030】次に、この発明によるHブリツジを使用し たモータ制御回路と、デツドタイムの設定について説明 する。

【0031】図3は、この発明によるモータ駆動回路4 1の構成の第1実施例を示すもので、図4はその動作の タイミングを説明するタイミングチヤートである。図3 において、30は変換部で、加算器27から入力された 電流制御値Eを、PWM信号と電流方向信号に変換し、 Hブリッジの左アームのFET1、FET3、右アーム 50 を出力する回路で、FET1、FET2、FET3、F

のFET2、FET4 を駆動する信号を出力する回路で あつて、FET1 (FET2)にはデユーテイ比DのP WM信号を、また、FET3 (FET4)にはデユーテ イ比DからデツドタイムΔtを減じたデユーテイ比(D - ∆ t)のPWM信号を出力する(図4参照)。

【0032】33a、34a、33b、34bはそれぞ れFET1、FET3、FET2、FET4を駆動する ゲート回路である。また、31、32は変換部30から 出力されるデユーテイ比 $(D-\Delta t)$ の PWM信号の立 ち上がりエツジを所定のデッドタイム Δ t だけ遅らせて 出力するデツドタイム回路である。

【0033】次に、この回路の動作を図3の回路図及び 図4のタイミングチャートにより説明する。ここでは、 モータMを正方向に回転させるものとして説明する。変 換部30は入力された電流制御値Eを変換してPWM信 号と電流方向信号を得る。そして、電流方向信号に基づ いてゲート回路33b及び34bを駆動し、FET2を OFF、FET4 をONに設定する。

【0034】図4のタイミングチヤートに示すように、 デユーテイ比DのPWM信号の立上がりエツジでゲート 回路33aを駆動して駆動信号HをFET1に出力する と共に、デユーテイ比($D-\Delta t$)のPWM信号の立上 がりエツジをデツドタイム回路31で処理してデツドタ イムΔtだけ遅らせて出力し、ゲート回路34aを駆動 して、信号の立上がりエツジからデツドタイムΔtだけ 遅らせた時点で駆動信号LをFET3に出力する。

【0035】次に、デユーテイ比(D-Δt)のPWM 信号の立下がりエツジでゲート回路34aを駆動して駆 動信号HをFET3に出力し(PWM信号の立下がりエ ツジではデツドタイム回路31の作動が禁止されてい る)、デユーテイ比DのPWM信号の立下がりエツジで ゲート回路33aを駆動して駆動信号LをFET1に出 力する。

【0036】これにより、FET1 はデユーテイ比Dの PWM信号で駆動され、駆動時間にはデツドタイム Δ t が含まれないから、操舵トルクや車速に基づいて演算し たPWM信号で規定するデユーテイ比Dに対応する最大 の電圧をモータに印加することができ、デツドタイムに よるモータ印加電圧の減少がない。

【0037】モータMを負方向に回転させる場合も同様 であり、この場合は、FET1をOFF、FET3をO Nに設定すると共に、FET2、FET4 をそれぞれ前 記したFET1、FET3 のように駆動することで達成 される。

【0038】図5は、この発明によるモータ駆動回路4 1の構成の第2実施例を示す。30は変換部で、加算器 27から入力された電流制御値 Eを PWM信号と電流方 向信号に変換し、Hブリツジの左アームのFET1、F ET3、右アームのFET2、FET4を駆動する信号

ET4 に対し、デユーテイ比Dからデッドタイム Δ t を滅じたデユーテイ比($D-\Delta$ t)のPWM信号を出力する。

【0039】また、35、37は、変換部30から出力されるデューテイ比($D-\Delta$ t)のPWM信号の立ち下がりエツジを所定のデッドタイム Δ tだけ遅らせて出力するデッドタイム回路、36、38は変換部30から出力されるデューテイ比($D-\Delta$ t)のPWM信号の立ち上がりエツジを所定のデッドタイム Δ tだけ遅らせて出力するデッドタイム回路である。

【0040】次に、この回路の動作を図5の回路図及び図6のタイミングチャートにより説明する。ここでは、モータMを正方向に回転させるものとして説明する。変換部30は入力された電流制御値Eを変換してPWM信号と電流方向信号を得る。そして、電流方向信号に基づいてゲート回路33b及び34bを駆動し、FET2をOFF、FET4をONに設定する。

【0041】図6のタイミングチヤートに示すように、デユーテイ比($D-\Delta$ t)のPWM信号の立上がりエツジでゲート回路33aを駆動して駆動信号HをFET1に出力すると共に(PWM信号の立上がりエツジではデッドタイム回路35の作動が禁止されている)、デユーテイ比($D-\Delta$ t)のPWM信号の立上がりエツジをデッドタイム回路36で処理してデッドタイム Δ tだけ遅らせて出力し、ゲート回路34aを駆動して、PWM信号の立上がりからデッドタイム Δ tだけ遅らせた時点で駆動信号LをET3に出力する。

【0042】次に、デューテイ比($D-\Delta$ t)のPWM信号の立下がりエツジでゲート回路34aを駆動して駆動信号HをFET3に出力し(PWM信号の立下がりエ 30ツジではデツドタイム回路36の作動が禁止されている)、デューテイ比($D-\Delta$ t)のPWM信号の立下がりエツジをデツドタイム回路35で処理してデツドタイム Δ tだけ遅らせて出力し、ゲート回路33aを駆動して、PWM信号の立下がりからデツドタイム Δ tだけ遅らせた時点で駆動信号LをFET1に出力する。

【0043】これにより、FET1はデユーテイ比DのPWM信号で駆動され、駆動時間にはデツドタイムΔtが含まれないから、操舵トルクや車速に基づいて演算したPWM信号で規定するデユーテイ比Dに対応する最大40の電圧をモータに印加することができ、デツドタイムによるモータ印加電圧の減少がない。

【0044】モータMを負方向に回転させる場合も同様であり、この場合は、FET1 をOFF、FET3 をONに設定すると共に、FET2、FET4 をそれぞれ前記したFET1、FET3 のように駆動することで達成される。

【0045】なお、Hブリツジを構成するFETを駆動するとき上記のようにデッドタイムを設定すると、モータに生ずる逆起電力の方向と印加する電圧の電流の方向50

が異なる領域では、図9に示すように最大デューテイ比で(0、 $-\Delta$ t / T)の非連続な非線形領域を生ずる。ここでTはPWM信号の周期を示す。操向ハンドルを切つた後、セルフアライニングトルクにより操向ハンドルが中立位置に戻されるような場合、このような非線形領域を通過する可能性があるが、 Δ t / T は十分に小さく、制御上の問題はない。

【0046】なお、上記実施例においては、FETを駆動するPWM信号に、デューテイ比DのPWM信号と、10 デューテイ比Dよりもデッドタイム Δ tだけ時間の短いデューテイ比(D- Δ t)のPWM信号とを使用しているが、このようなパルスはデューテイ比Dとデッドタイム Δ tの値が与えられれば、制御回路を構成するCPUにおいて自在に形成することが可能である。

[0047]

【発明の効果】以上説明したとおり、この発明の電動パワーステアリング装置の制御装置は、電流制御値をパルス幅変調方式で変調した制御信号により制御される第1のアームの第1のスイツチング素子は制御信号のパルスに一致させて駆動され、第1のアームの第2のスイツチング素子は制御信号のパルスより時間遅れのある狭いパルス幅のパルスにより駆動されるから、電流制御値に対応するパルス幅変調制御信号のデューテイ比Dに対応する最大の電圧をモータに印加することができ、且つ、Hブリツジの2つのアームが同時に導通して短絡することがない。

【図面の簡単な説明】

【図1】電動式パワーステアリング装置の構成の概略を 説明する図。

30 【図2】この発明の実施例の電子制御回路のブロツク 図。

【図3】モータ駆動回路の第1実施例の構成を示す回路 ブロツク図。

【図4】図3に示すモータ駆動回路のスイツチング素子の駆動タイミングを説明するタイミングチヤート。

【図5】モータ駆動回路の第2実施例の構成を示す回路 ブロツク図。

【図6】図5に示すモータ駆動回路のスイツチング素子の駆動タイミングを説明するタイミングチヤート。

40 【図7】従来のモータ駆動回路の動作を説明する回路 図。

【図8】従来のモータ駆動回路ののスイツチング素子の 駆動タイミングを説明するタイミングチャート。

【図9】モータの発生する逆起電力の方向と印加する電圧の電流の方向が異なる非線形領域を説明する図。

【符号の説明】

3 トルクセンサ

10 モータ

11 イグニツシヨンキー

12 車速センサ

特開平8-142884

10

13 電子制御回路

9

- 21 位相補償器
- 22 電流指令演算器
- 23 比較器
- 2 4 微分補償器
- 25 比例演算器
- 26 積分演算器

* 27 加算器

30 変換部

33a、33b、34a、34b ゲート回路

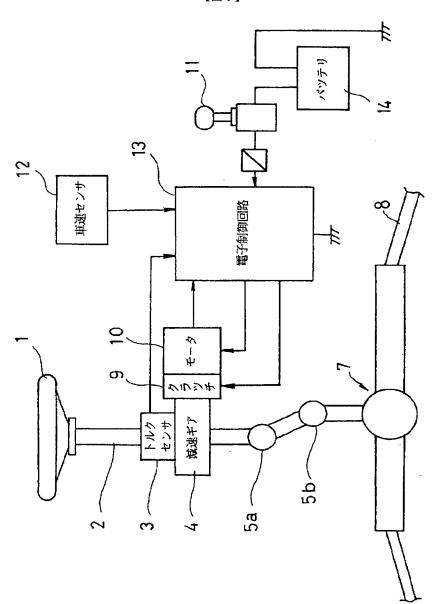
31、32、35、36、37、38 デツドタイム回

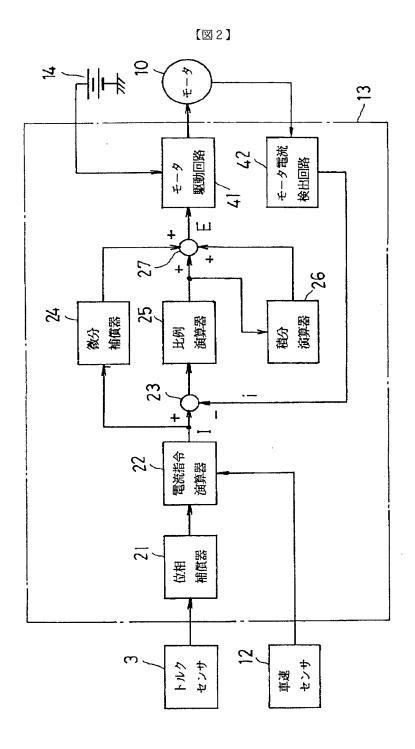
路

41 モータ駆動回路

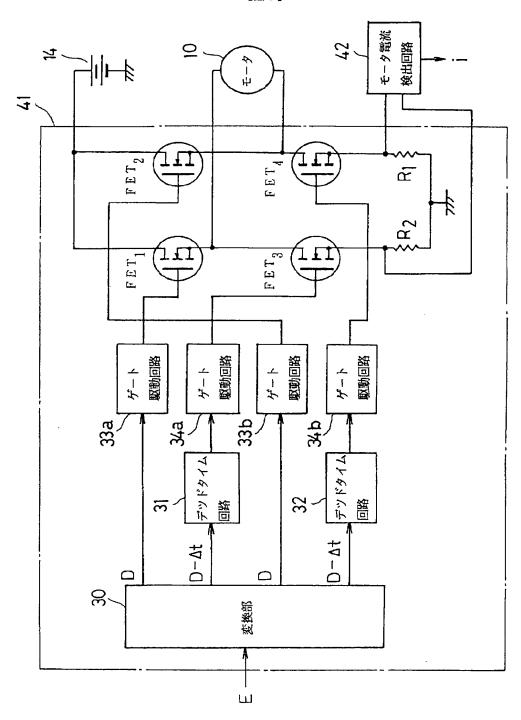
* 42 モータ電流検出回路

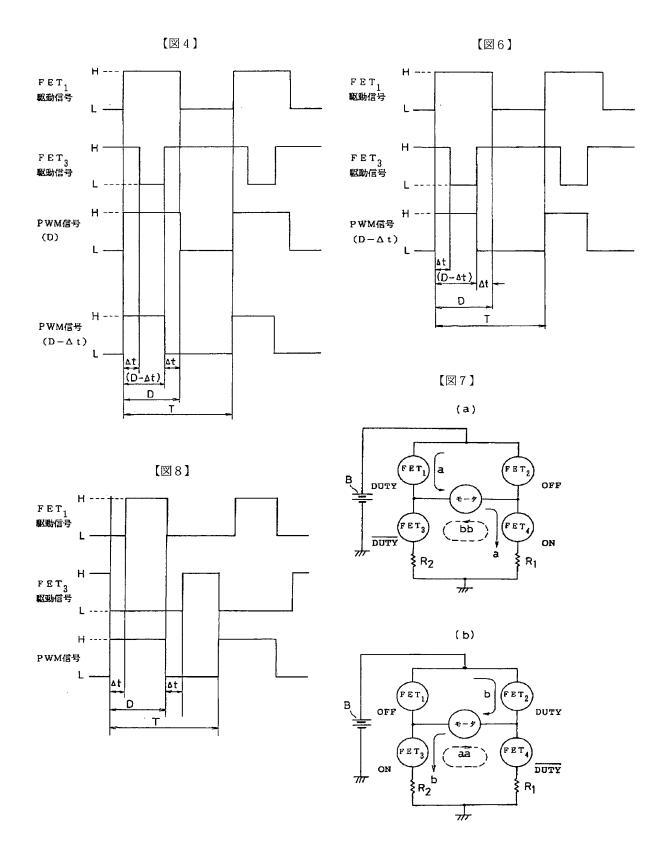
【図1】



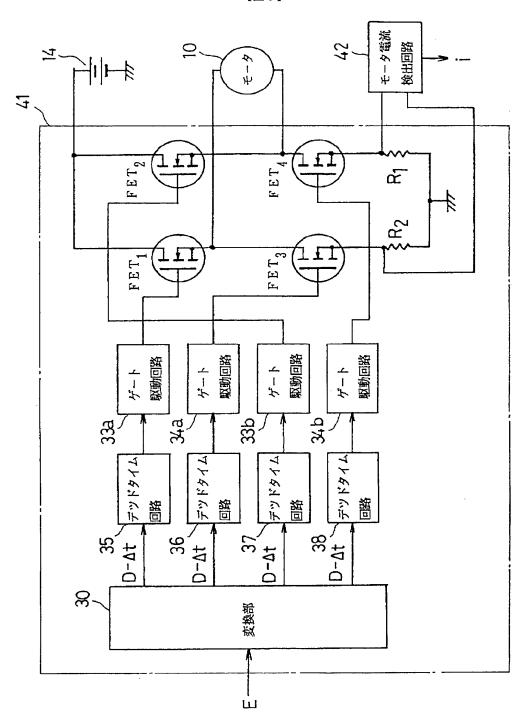


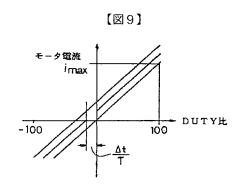
【図3】





【図5】





フロントページの続き

(72)発明者 川田 秀明 群馬県前橋市鳥羽町78番地 日本精工株式 会社内